

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 02237033  
PUBLICATION DATE : 19-09-90

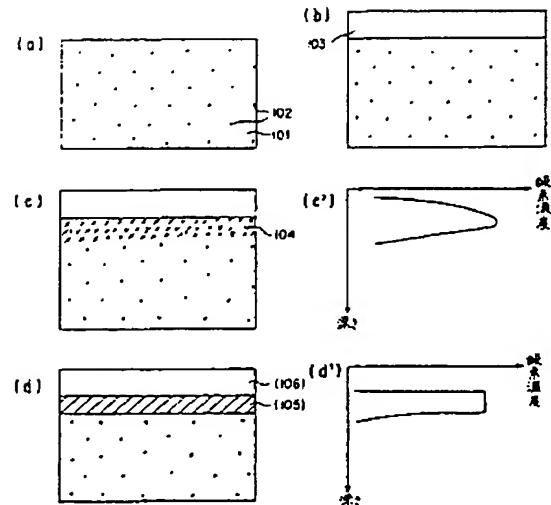
APPLICATION DATE : 09-03-89  
APPLICATION NUMBER : 01055170

APPLICANT : TARUI YASUO;

INVENTOR : TARUI YASUO;

INT.CL. : H01L 21/322 H01L 21/205 H01L 21/265  
H01L 21/76

TITLE : MANUFACTURE OF  
SEMICONDUCTOR SUBSTRATE



**ABSTRACT :** PURPOSE: To form a semiconductor substrate having a surface single crystal semiconductor film developing the least crystal defect at low cost by a method wherein at least the part excluding the region wherein the surface single crystal semiconductor film is to be formed is doped with an impurity effectively assisting in the movement of another impurity atoms ion-implanted to form a buried insulating film.

CONSTITUTION: Specific amount of electrically inert impurity effectively assisting the movement of oxygen atoms e.g. carbide atoms 102 are added to a silicon substrate 101 by ion-implantation process. Next, an epitaxial silicon layer 103 containing no or extremely small quantity of impurity is formed on the main surface of the silicon substrate 101 and then another impurity combined with silicon atoms to form an insulating film, e.g. oxygen atoms 104, are ion-implanted in the substrate 101. The oxygen atoms 104 are moved and combined with the silicon atoms by high temperature heat treatment at around 1100°C to form a buried oxide film 105 and a semiconductor thin film 106.

COPYRIGHT: (C)1990,JPO&Japio

**THIS PAGE BLANK (USPTO)**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-237033

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)9月19日

H 01 L 21/322  
21/205  
21/265  
21/76

Y

7738-5F  
7739-5F

R

7638-5F  
7522-5F

H 01 L 21/265

J

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 半導体基板の製造方法

⑯ 特 願 平1-55170

⑰ 出 願 平1(1989)3月9日

⑱ 発 明 者 篠 原 俊 朗 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社  
内

⑲ 発 明 者 垂 井 康 夫 東京都東久留米市南沢5-6-4

⑳ 出 願 人 日産自動車株式会社 神奈川県横浜市神奈川区宝町2番地

\textcircled{21} 出 願 人 垂 井 康 夫 東京都東久留米市南沢5-6-4

\textcircled{22} 代 理 人 弁理士 中村 純之助

明 細 書

1. 発明の名称

半導体基板の製造方法

2. 特許請求の範囲

半導体基板の一部または全部に電気的に不活性でゲッタリングセンターとなる第1の不純物をドーピングする工程と、

該半導体基板の主面上に上記第1の不純物をドーピングしていないエピタキシャル成長層を形成する工程と、

該半導体基板に主面側から該半導体基板の構成原子と化合して絶縁物を形成する第2の不純物をイオン注入する工程と、

該半導体基板を熱処理し、上記第2の不純物を局部的に集中させて該半導体基板の構成原子と化合させることにより、表面に単結晶の半導体層を残して該半導体基板の内部に埋め込み型の絶縁膜を形成する工程と、

を備えたことを特徴とする半導体基板の製造方

法。

3. 発明の詳細な説明

〔発明の利用分野〕

この発明は、SOI型半導体基板の性能を向上させる技術に関する。

〔従来技術〕

従来の半導体基板の製造方法としては、例えば第2図に示すごとく、通常SIMOX(サイモックス)と呼ばれている技術がある。

歴史的には、1966年にM.Watanabeらがイオン注入によるシリコン酸化膜の形成を後記の文献1に発表し、1978年にK.Izumiらがこれを利用することによって注入酸素による絶縁分離法としてSIMOX法を後記の文献2に発表して以来、多くの研究が行なわれている。

以下、第2図に基づいてSIMOX法を簡単に説明する。

第2図において、まず、(a)に示すように、シリコン基板1に酸素イオンを高濃度( $10^{18}$ 個/ $\text{cm}^2$ 以上)にイオン注入する。このとき、イオン

注入された酸素原子2の分布は、(a')に示すようにガウス分布となる。

次に、この基板を高温度処理すると、(b')に示すように、酸素原子の分布が狭く高密度になり、酸素原子は基板の構成原子であるシリコンと化合して酸化シリコン膜を形成する。この結果、(b)に示すように、埋め込み酸化膜3とSOI膜4とが形成され、SOI型半導体基板が形成されることになる。

特に、高温度処理後の酸素原子分布に注目すると、後記の文献3から引用した第3図に示すように、酸素イオン注入量に応じて酸素原子分布は変化し、注入量の多い方が分布のテイルがシャープになっている。

文献1:「ジャパニーズ ジャーナル オブ アプライド フィジクス 1966年 第5巻 737~738頁」(M. Vatanabe, and A. Tooti: "Formation of SiO<sub>2</sub> films by oxygen-ion bombardment.", Japanese Journal of Applied Physics, vol.5, pp.737~738, 1966)

る構成となっている。そのため、さらにテイルをシャープにし、表面単結晶半導体膜中の酸素原子濃度を下げようとする場合には、酸素原子の注入量を極端に大きくする必要があり、その結果、注入後に表面領域に残存する酸素量が多くなって結果的に熱処理後の残存量も多くなるという問題が生じる。また、多量の酸素原子を注入するため、イオン注入時間の極端な増大およびその結果として生じるイオン注入装置の極端な償却によって半導体基板の大幅なコスト上昇が生じるという問題がある。

また、SIMOX法においては、不純物分布のシャープなテイルを得るためには、後記の文献4に示されるように、1200℃以上のアニール温度が必要であり、したがって、イオン注入された酸素のピーク付近で酸素の集中及び析出が始まると同時に酸素濃度のより少ない部分においても或る確率をもって酸素析出が起こるため、完全な単結晶層を得るためには充分ではない、等の多くの問題があった。

文献2:「エレクトロニクス レターズ 1978年 14,18 593頁」(K. Izumi, M. Doken, and H. Ariyoshi: "C.M.O.S. DEVICES FABRICATED ON BURIED SiO<sub>2</sub> LAYERS FORMED BY OXYGEN IMPLANTATION INTO SILICON.", Electronics Letters, 14,18, p.593 1978).

文献3:「マテリアルズ リサーチ ソサエティ シンポジウム プロシーディング 1984年 第23巻 443~452頁」(K. Izumi, Y. Oaura, and S. Nakashima: "Formation of buried oxide in silicon by high-dope oxygen implantation, and application of this technology to CMOS devices", Materials Research Society Symposium Proceeding, vol.23, pp.443~452, 1984) [発明が解決しようとする課題]

しかしながら、このような従来の半導体基板の製造方法においては、酸素自身が或る濃度以上となることによって、その周辺からの酸素を集める効果が生じるものであり、酸素イオンの注入量によって酸素原子分布のテイルのシャープさが決ま

本発明は、上記のごとき従来技術の問題を解決することを目的とするものである。

文献4: 吉野明、笠間邦彦、浜野那幸、小林敬三 "SIMOX構造における酸素原子の再配列過程に対する熱処理温度の効果", 第34回応用物理学会関係連合講演会予稿集, 第545頁 1987年 [課題を解決するための手段]

上記の目的を達成するため、本発明においては、特許請求の範囲に記載するように構成している。

すなわち、本発明においては、半導体基板中の表面単結晶半導体膜が形成される領域以外の一部または全部に、埋め込み絶縁膜形成のためのイオン注入された不純物原子(第2の不純物)の集中を助ける効果のある不純物(すなわちゲッターリングセンターとなる第1の不純物)を予めドーピングすることにより、第2の不純物原子(例えば酸素原子)を局部的に集中させて半導体基板の構成原子と化合させることにより、第2の不純物原子分布のテイルのシャープさを向上させるようにしたものである。すなわち、本発明においては、第2の

不純物原子（例えば酸素原子）を集める手段（第1の不純物ドーブ）を別個に設けることにより、例えば酸素濃度が特に多くない場合でもテイルをシャープにすることを可能にしたものである。

なお、本発明においては、上記の機能の他に、銀（Ag）、銅（Cu）などの望ましくない不純物のゲッタリングも同時に行うことが出来る。

#### 〔実施例〕

以下、この発明を図面に基づいて説明する。

第1図は、本発明による半導体基板の製造方法の一実施例を示す図である。

第1図において、まず、(a)では、シリコン基板101に、電気的に不活性であり、かつ酸素原子の移動をアシストする効果のある不純物、たとえば炭素原子102をイオン注入法、熱拡散法またはシリコンインゴット引き上げ時にドーブする方法等によって所定量添加する。

次に、(b)において、前記シリコン基板101の主面上に、前記不純物を含まないか、または、前記不純物を(a)に記載の所定量よりも著しく

少ない量しか含まないエピタキシャルシリコン層103を形成する。このとき、エピタキシャルシリコン層103の厚みは、SOI膜が完成したときに必要となるSOI膜の膜厚と同程度にしておく。

次に、(c)において、シリコン原子と化合して絶縁膜を作る不純物、たとえば酸素原子104をイオン注入法によって前記基板に注入する。このとき、注入された酸素原子の分布は、(c')に示すように、概ねガウス分布となる。

次に、(d)において、例えば1100℃程度の高温度熱処理（詳細後述）を行なうことにより、酸素原子の移動及び酸素原子とシリコン原子の化合を行なわせ、埋め込み型酸化膜105および半導体薄膜106の形成を行なうことにより、本発明による半導体基板が完成する。

#### 〔作用〕

第1図(c')に示すように、イオン注入された酸素イオンは概ねガウス分布をしている。この分布が、熱処理によって凝集し、埋め込み酸化膜が形成されるのは、次のメカニズムで説明される。

注入された酸素イオンは、非常に高濃度で過飽和状態にあるため、容易に結晶シリコン原子と結合し、酸化シリコンとして析出する。酸化シリコンは、シリコン原子に比べ大きいため、結晶に歪をもたらす。その歪の作る応力が、結晶格子を伝わって伝搬するので、その応力に引き寄せられて不純物原子（ここでは未析出の酸素原子）が移動する。この現象はゲッタリングと呼ばれ、また、ゲッタリングのもとになる物質は、ゲッタリングセンターと呼ばれる。このゲッタリングが起こる結果、酸素原子の高濃度な領域はますます過飽和状態となってさらに酸化シリコンが形成される。

上記のような連鎖反応によって高濃度酸素イオン注入領域に埋め込み型酸化膜が形成されることになる。

なお、或る程度酸化膜が形成されると、結晶格子が切れて応力が及ばなくなり、その結果、酸素原子の集中が起こらず未飽和のまま残るため、完全に酸素原子が酸化膜に変わることはない。

本発明においては、炭素原子等のように、酸素

原子の移動をアシストする効果のあるゲッタリングセンターとなる原子を、予めシリコン基板中にドーブしておくため、飽和と酸素の析出のまえからゲッタリングが起こり、すなわちテイル領域の酸素原子は速やかにゲッタリングセンターのあるシリコン基板内部に移動して局部的に集中する。そのため、酸素原子分布のテイル領域のシャープさが改善されると同時に、表面結晶半導体層内の酸素ならびに銀、銅などの望ましくない不純物はゲッタリングされて良質の結晶層を得ることが出来る。

上記のように本実施例においては、ゲッタリングセンターとなる不純物を予めドーブしておくことによって酸素原子の局部的な集中を助けるので、酸素原子の注入量を従来より大幅に減少させてもテイル領域をシャープにすることが出来る。したがってイオン注入装置の償却を低減して製造コストを減少させることが出来る。

なお、ゲッタリングセンターとなる不純物のドーブをシリコン基板の表面のみに限ることによっ

て、埋め込み型酸化膜の厚みを限定することも可能である。

次に、前記の製造工程(d)における熱処理について説明する。

前記の実施例においては、酸素イオン注入後の熱処理は1段階しか示さなかったが、熱処理温度を2段階以上にすると、次に示すごとき大きな効果が得られる。すなわち、例えば、最初、1000℃程度の比較的低い温度で熱処理を行なえば、この温度での酸素自身の効果による酸素原子の集中、析出は少ないが、炭素原子等の第1の不純物によるゲッタリング効果によって表面結晶半導体層となるべき領域の僅かな酸素や銀、銅などの望ましくない不純物は第1の不純物をドーブした部分へ集められる。続いて、1100℃程度の温度において熱処理を行なうことによって、より完全な表面シリコン層の結晶化と酸素の集中による完全な絶縁膜層の形成が行なわれることになる。

なお、ここでは、1000℃と1100℃の温度の例を述べたが、従来イントリンシック・ゲッタリング

と呼ばれる方法として知られる段階的な温度処理を併用することによって、より効果を増すことが出来る。

上記のように本実施例においては、従来より100℃以上の低温化が可能となり、また、従来と同様に1200℃程度の高温で熱処理を行った場合は、従来の1/2以下の熱処理時間で同等の効果をすることが出来る。したがって、単結晶層の品質を向上させることが出来ると共に、熱処理装置の長寿命化が可能となり、コストを低減することが出来る。

なお、本実施例においては、ゲッタリングセンターとなる不純物として炭素原子を用いた場合を例示したが、下記の文献5および文献6に示されているように、この不純物は、炭素に限らず、窒素、酸素、シリコン、ゲルマニウム、スズ、アルゴン、キセノン、クリプトン及びネオンのうちのいずれか1種または複数種であってもよい。

文献5：「アブライド フィジクス レターズ 第52巻 889～891頁 (H.Won, and N.W.Cheung:

"Gettering of gold and copper with implanted carbon in silicon", Applied Physics Letters, vol.52, pp.889～891 1988)

文献6： 特開昭60-31231号公報

〔発明の効果〕

以上説明してきたように、この発明によれば、半導体基板中の少なくとも表面単結晶半導体膜が形成される領域以外の部分に、埋め込み絶縁膜形成のためイオン注入された不純物原子の移動をアシストする効果のある不純物をドーブすることによって酸化膜形成用の不純物原子を局部的に集中させることにより、該不純物原子分布のテイルのシャープさを向上させるように構成しているので、従来よりさらにテイルをシャープにすることが出来る。したがって、酸素原子の注入量を極端に大きくする必要がないので、結晶欠陥の非常に少ない表面単結晶半導体膜を持つ半導体基板を安価に形成することが出来る。また、従来より低い温度あるいは従来より大幅に短い時間の熱処理によって従来と同程度のシャープさを得ることが出来る

ので、これによっても単結晶膜の品質向上と低コスト化が可能になる、等の多くの優れた効果が得られる。

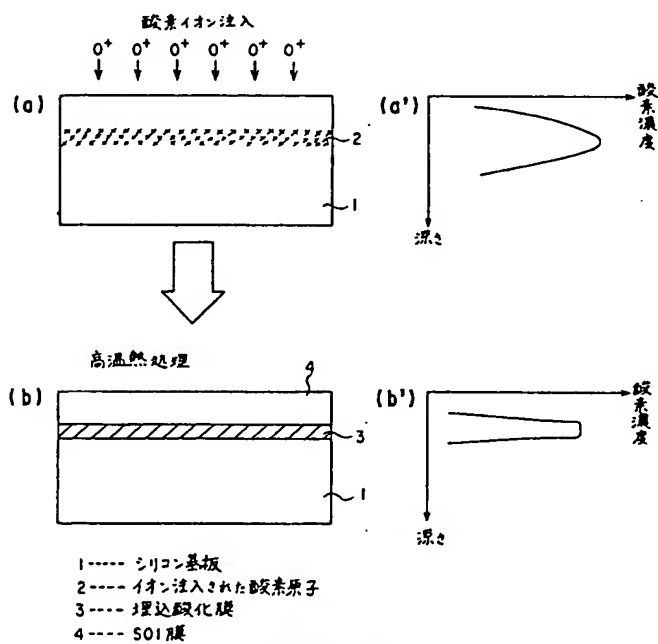
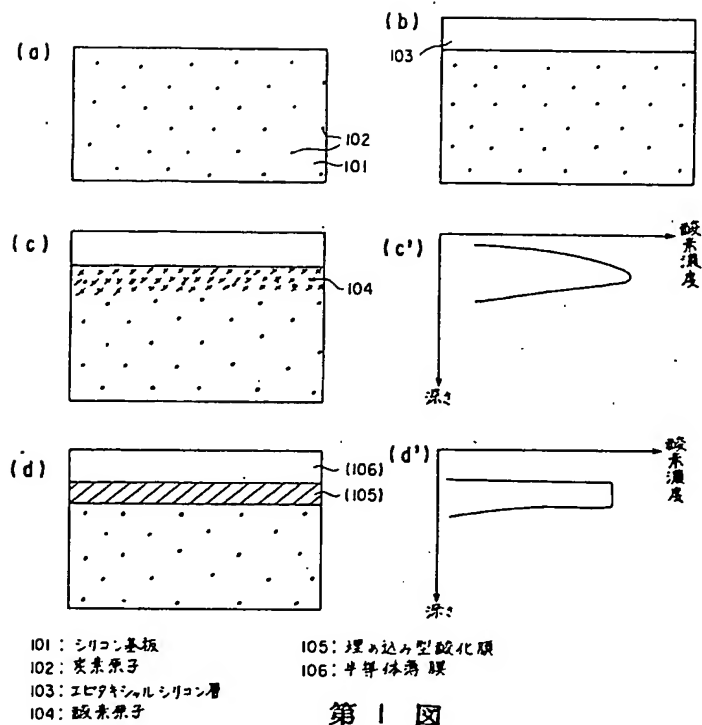
#### 4. 図面の簡単な説明

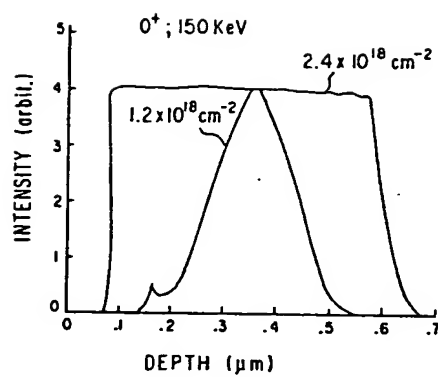
第1図は本発明による半導体基板の製造工程の一実施例図、第2図は従来の半導体基板の製造工程の一例図、第3図は従来の半導体基板の製造方法における酸素原子分布の酸素イオン注入量依存性を示した特性図である。

〈符号の説明〉

- 101…シリコン基板
- 102…炭素原子
- 103…エピタキシャルシリコン層
- 104…酸素原子
- 105…埋め込み型酸化膜
- 106…半導体薄膜

代理人弁理士 中村 純之助





第 3 図